# Marge de bruit (ou immunité au bruit)

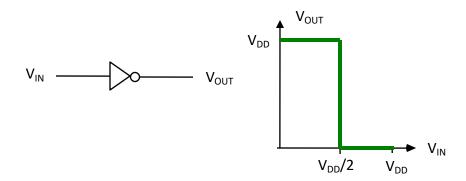
### Avantages circuits logiques / aux circuits analogiques:

- Tolérance aux variations de niveau des signaux d'entrée.
- Tolérance = l'insensibilité d'un circuit au bruit superposé au signal d'entrée
- On parle d'immunité au bruit

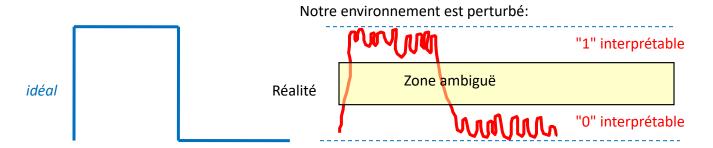
#### L'inverseur idéal:

Présente une caractéristique de transfert verticale (gain infini)

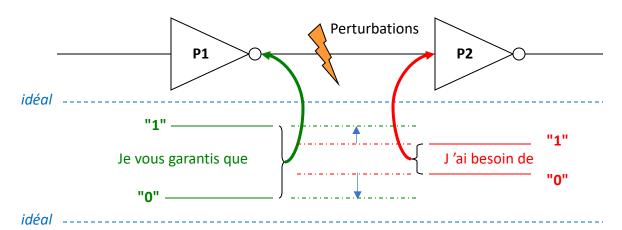
Le seuil se situe à une tension d'entrée  $V_{in} = V_{DD}/2$ .



# Marge de bruit (ou immunité au bruit)



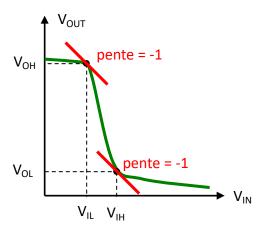
Comment garantir que les niveaux logiques soient respectés?????



### Caractéristiques de transfert de l'inverseur

### Diffèrent de celle de l'inverseur idéal sur plusieurs points :

- Niveaux haut et bas de la sortie ≠ tensions d'alimentation,
- Gain non-infini dans la région de transition entre le niveau haut et le niveau bas,
- Région de transition non centrée aux alentours de V<sub>DD</sub>/2.



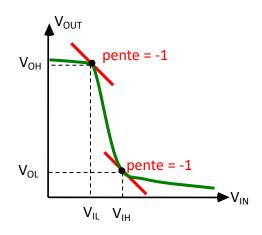
### Limites extrêmes des niveaux logiques:

 Identifier sur la caractéristique de transfert les niveaux de tensions avec pente (-1)

### **Définitions**

#### Pour l'entrée :

- V<sub>IL</sub>: tension d'entrée max reconnue sans ambiguïté comme un niveau logique 0
- V<sub>IH</sub> : tension d'entrée min reconnue sans ambiguïté comme un niveau logique 1.

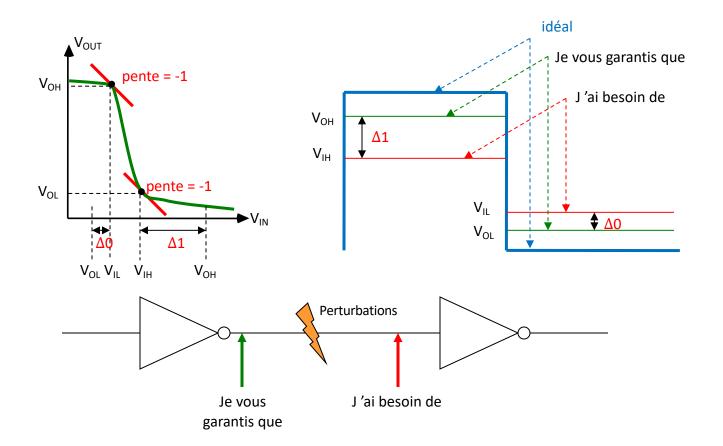


#### Pour la sortie:

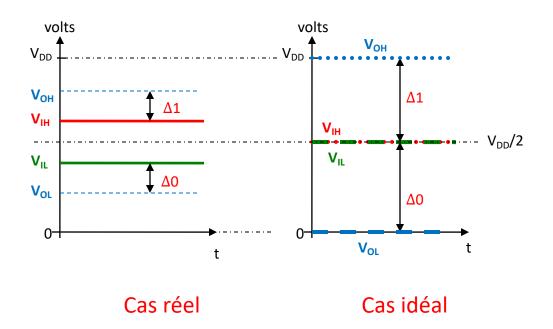
- V<sub>OH</sub> : tension de sortie "1" minimum garantie à la sortie, l'entrée dans la gamme permise pour le niveau 0
- V<sub>OL</sub>: tension de sortie "0" maximum garantie à la sortie, l'entrée dans la gamme permise pour le niveau 1.

 $V_{0L}$  et  $V_{0H}$  garanties par le fabricant du circuit dans les conditions les plus défavorables de température et de charge (FAN-OUT) de la sortie.

# Marges de bruit - vision complémentaire



## Optimisation des marges de bruit



Technologie CMOS est celle qui se rapproche le plus du cas idéal